

INTENSIFYING METHOD FOR SHARPNESS IN PICTURE SCANNING/RECORDING

Publication number: JP61230571

Also published as:

EP0198161 (A1)

US4672463 (A1)

EP0198161 (B1)

Publication date: 1986-10-14

Inventor: TOMOISHA KUNIO; CHO MASAMICHI; KURUSU YASUO

Applicant: DAINIPPON SCREEN MFG

Classification:

- International: H04M11/06; G06T5/20; H04N1/409; H04M11/06; G06T5/20; H04N1/409; (IPC1-7): H04M11/06; H04N1/40

- European: H04N1/409B

Application number: JP19850071132 19850405

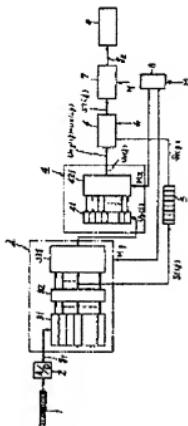
Priority number(s): JP19850071132 19850405

[Report a data error here](#)

Abstract of JP61230571

PURPOSE: To obtain a picture with better quality by making it possible to set independently, separately and without interfering with each other the main scanning direction of a shading picture information in the intensification for sharpness from a mask size in the subscanning direction.

CONSTITUTION: A picture signal g_1 is outputted from a linear array sensor 1 and is inputted to the main scanning line memory 31 of an unsharp mask processing circuit 3 in the subscan direction through an A/D converter 2. The circuit 3 outputs a picture signal equipment to plural line of main scanning lines through a main scan sequence arranging circuit 32 and a master filter circuit 331 as a blurred picture signal out of the density information of plural picture elements arranging in the subscan direction. The signal is inputted to the shift register 41 of an unsharp mask processing circuit 4 and the shaded picture signal is outputted to both main and sub scanning directions through a master filter circuit 421, etc. and is sent out to a sharpness intensifying circuit 6. And after being processed at the circuit 6, the mask sizes are set independently and separately for the main scanning direction and the sub scanning direction through a magnification conversion circuit 7, etc. and the picture having the better quality can be obtained.



Data supplied from the **esp@cenet** database - Worldwide

Family list7 family members for: **JP61230571**

Derived from 4 applications

[Back to JP61230571](#)**1 Method for emphasizing sharpness in a picture signal reproducing machine.****Inventor:** TOMOHISA KUNIO (JP); CHO KOPO MORITA (JP); (+1)
EC: H04N1/409B**Applicant:** DAINIPPON SCREEN MFG (JP)**IPC:** H04M11/06; G06T5/20; H04N1/409 (+5)**Publication info:** **DE3680808D D1** - 1991-09-19**2 Method for emphasizing sharpness in a picture signal reproducing machine.****Inventor:** TOMOHISA KUNIO; CHO MASAMICHI ROOM KOPO MORITA; (+1)
EC: H04N1/409B**Applicant:** DAINIPPON SCREEN MFG (JP)**IPC:** H04M11/06; G06T5/20; H04N1/409 (+5)**Publication info:** **EP0198161 A1** - 1986-10-22**EP0198161 B1** - 1991-08-14**3 INTENSIFYING METHOD FOR SHARPNESS IN PICTURE SCANNING/ RECORDING****Inventor:** TOMOHISA KUNIO; CHO MASAMICHI; (+1)
EC: H04N1/409B**Applicant:** DAINIPPON SCREEN MFG**IPC:** H04M11/06; G06T5/20; H04N1/409 (+5)**Publication info:** **JP1771852C C** - 1993-07-14**JP4064231B B** - 1992-10-14**JP61230571 A** - 1986-10-14**4 Method for emphasizing sharpness in picture scanning recording time in a picture reproducing machine****Inventor:** TOMOHISA KUNIO (JP); CHO MASAMICHI **Applicant:** DAINIPPON SCREEN MFG (JP)
(JP); (+1)
EC: H04N1/409B**IPC:** H04M11/06; G06T5/20; H04N1/409 (+4)**Publication info:** **US4672463 A** - 1987-06-09

Data supplied from the **esp@cenet** database - Worldwide

⑫ 公開特許公報 (A) 昭61-230571

⑬ Int. Cl. 4
H 04 N 1/40
H 04 M 11/06識別記号 101
府内整理番号 E-7136-5C
7345-5K

⑭ 公開 昭和61年(1986)10月14日

審査請求 未請求 発明の数 1 (全12頁)

⑮ 発明の名称 画像走査記録時における鮮鋭度強調方法

⑯ 特 願 昭60-71132

⑰ 出 願 昭60(1985)4月5日

⑱ 発明者 友久国雄 京都市左京区吉田中阿達町13

⑲ 発明者 長正道 京都市北区衣笠大穂町27-2

⑳ 発明者 来栖康雄 京都市北区小山北玄以町14-2

㉑ 出願人 大日本スクリーン製造 京都市上京区堀川通寺之内上る4丁目天神北町1番地の1
株式会社

㉒ 代理人 弁理士 竹沢莊一

明 細 書

1. 発明の名称

画像走査記録時における鮮鋭度強調方法

2. 特許請求の範囲

(1) 原画を走査して得た走査線順次の中心画像信号と、この中心画像信号の周辺画像信号を重み付け加算平均したぼけ信号とから、適宜の演算によって鮮鋭度強調信号を得る方法において、

周辺画像信号として中心画像信号を中心として、2次元の主走査方向と副走査方向に、各々独立に、任意の個数の連続した画像信号を選ぶことを特徴とする画像走査記録時における鮮鋭度強調方法。

(2) 倍数の主走査線分の画像信号を順次記憶し、次いで、記憶した前記画像信号から、副走査方向に並んだ画像信号を主走査方向順次に読み出し、主走査方向での各位置ごとに走査線順次に整列させ、中央の画像信号を中心に、適数個ずつ重みづけ加算平均して、副走査方向のぼけ信号を複数個作り、これらの複数個のぼけ信号のうちのいずれか1つを選択して副走査方向の実使用ぼけ信号

とし、主走査方向順次に同一の選択を繰返して得られる複数の副走査方向実使用ぼけ信号を、シフトレジスタに入力し、シフトレジスタの中央から出力する実使用ぼけ信号を中心に、シフトレジスタの出力する実使用ぼけ信号を適数ずつ重みづけ加算平均し、主走査方向をも併せたぼけ信号を複数個作り、この複数のぼけ信号のうちのいずれか1つを選択して実使用ぼけ信号とすることによって、周辺画像信号として、主画像信号を中心として主走査方向と副走査方向に各々独立に任意の個数の連続した画像信号を選ぶことを特徴とする特許請求の範囲第(1)項記載の画像走査記録時における鮮鋭度強調方法。

(3) 複数倍率や網目版処理におけるスクリーン線数や、線画処理等に応じて、周辺画像信号として、主画像信号を中心として、2次元の主走査方向、副走査方向に各々独立に任意の個数の連続した画像信号を選ぶことを特徴とする特許請求の範囲第(1)項又は第(2)項記載の画像走査記録時における鮮鋭度強調方法。

3.発明の詳細な説明

(産業上の利用分野)

本発明は、デジタル・カラースキャナ等による画像処理時における、被処理画像の解像度を、電子的に強調するための方法とその装置に関する、(従来の技術)

量子化された画素データからなる画像イメージに、解像度強調処理を施す従来の技術は、特開昭59-141871号公報(以下A公報という)に開示されている。

A公報の主要部を、第12図に示す。

第12図において、副走査方向のアンシャープマスク処理回路(3)は、画像信号(u_z)を、主走査ラインメモリ(31)に主走査方向に複数ライン分記憶し、主走査ラインメモリ(31)から、同一主走査位置のライン毎の全信号が同時に読み出され、この全信号は、主走査位置選択回路(32)、重み付け器(38)、加算器(33)、除算器(37)を介して同時に処理され、副走査方向に並ぶ複数画素の濃度情報を、同一方向にぼけた画像信号(u_y)を出力する。

複数画素信号($S(i,j)$)は、遅延回路(5)を介して、解像度強調回路(6)へ送られる。解像度強調回路(6)で解像度強調された信号($S(i,j) + k(S(i,j) - U_{xy})$)は、記録部に送られて記録される。

また、画像処理装置における倍率変換を画素データの水増し又は間引きにより行なう手段は、特開昭54-65601号公報(以下B公報という)に開示されている。

このB公報の倍率変換手段は、量子化された画素データを所要倍数に間引くことにより縮小を、また画素を所要倍数に重複することにより拡大を行なうもので、この倍率変換処理に際して、通常はそれと同時に、前記解像度強調処理が施され、所要の画像を複数記録したり、CPTモニタに表示したり、又はグラフィックプリンタへ出力したりする。

(発明が解決しようとする問題点)

近来の画像処理装置において、画像情報を得て、それを量子化し処理する場合、画像情報の量は、種々の制約のもとに有限である。

副走査方向にのみぼけた画像信号(u_y)は、主走査方向のアンシャープマスク処理回路(4)におけるある一定の適数段のシフトレジスタ(41)へ入力する。

シフトレジスタ(41)は、各段パラレルにその保持内容を出力し、重み付け器(48)を介して加算回路(42)へ、そのパラレルデータを出力する。

加算回路(42)は、除算器(43)を介して、主走査方向に並ぶ複数画素の濃度情報に基づいた同一方向にぼけた画像信号(u_x)を出力する。

この、画像信号(u_x)は、予め前段で、副走査方向にぼけた画像信号(u_y)とする処理が行なわれているため、主副、同走査方向に対してぼけた信号(以後アンシャープ信号という)($U_{xy} = U_x$)となり、このぼけ信号(U_{xy})は、解像度強調回路(6)へ送られる。

副走査方向のアンシャープマスク処理回路(3)の主走査位置選択回路(32)の出力側中央ラインからは、注目する画素列からなる記録を要するシャープ画像信号($S(i,j)$)が取りだされ、このシャー

たとえば、CCDアレイセンサを入力装置として利用する場合、電子部は一定で定まっているため、その電子部の並んでいる方向を主走査方向とすると、主走査方向の分解能は必然的に定まる。あるいは、入力の画像情報をA/D変換で量子化して、デジタル処理を行う場合は、入出力の時間関係等から、必ずしもサンプリング時間が定まり、有限の入力分解能となる。

副走査(主走査方向と直角の方向)方向においても、処理スピード、入力光学系の構成等から、分解能が定まる。

このような画像情報入力系において、たとえば倍率変換の一方式として、記録出力のスピードを一定とし、倍率に応じて、入力の主走査方向には画像情報を間引き水増しし、副走査方向には処理スピードを変えることによって、倍率変換を行うことが知られている。

この倍率変換方法では、第6図に示すように、主走査方向の分解能は、倍率にかかわらず一定であり、副走査方向の分解能は、倍率によって異なる。

ってしまう。そのため、原画上の入力情報の一画素寸法は正方形とならず、固定の適正値からの主副走査方向のぼけ信号を発生する A 公報の鮮鋭度強調手段を適用した場合、鮮鋭度強調の程度が、主、副走査方向で異なってしまい、両方向にバランスのとれた適正な鮮鋭度強調を施すことができないことになる（後に詳述する第 7 図 (b), (c) 参照）。

本発明は、原画を走査し、画像信号を鮮鋭度強調処理を行い、出力記録する記録用スキャナ、ファクシミリ、グラフィックプリンタ、及び CRT グラフィックモニタ等のデジタル画像処理装置において、元の画像イメージの倍率変換や、網目版処理や線画処理を行って記録又は表示するに際して、主副走査方向共に、適正な鮮鋭度強調処理を施す方法を提供することにある。

（問題点を解決するための手段）

この発明は、たとえば倍率変換方法が、入力主走査方向の分解能を一定とし、入力副走査方向の分解能を倍率に応じて変え、出力処理は、主走査

公報にも示したように、次のように表される。

$$S'(ij) = S(ij) + k(S(ij) - Uxy(ij)) \quad (1)$$

$S'(ij)$: 鮮鋭度強調信号（シャープネス信号）

$S(ij)$: 中心画素信号（シャープ信号）

$Uxy(ij)$: ぼけ信号（アンシャープ信号）

k : 強調度（任意の係数）

次に、倍率変換方法が、出力処理スピードが一定、入力主走査方向分解能が一定、入力副走査方向分解能が倍率に応じて変化する場合において量子化された画素と、その量子化する際の走査手段の分解能と倍率の関係について考察すると、第 6 図のように示される。

すなわち、主走査入力分解能が Rin (本/mm)、出力の分解能が主走査、副走査共 $Rout$ (本/mm) で、倍率 \times %としたときに、1 画素における主走査方向 (X 方向とする)、副走査方向 (Y 方向とする) の原画上の画素各辺の長さ Lx , Ly (mm) を求めると、次の関係式が成立する。

$$Lx = 1/Rin \quad (3)$$

$$Ly = (100/\times) \times (1/Rout) \quad (4)$$

方向については、画像信号の開引き又は水増しを行い、副走査方向については、一定速度で出力する方法である場合、画像入力走査して得られる信号の原画上の 1 画素の大きさが、倍率に応じて主走査方向と副走査方向について、第 6 図に示すように異なってしまう。

そのため、鮮鋭度強調信号を作るためのぼけ信号を構成する主走査、副走査方向の画素数の適正値をそれぞれ求め、主走査方向の大きさと副走査方向の大きさがほぼ等しくなるように、ぼけ信号を求める方法を提供するものである。

また、この方法によると、出力網目版処理のスクリーン線数、あるいは線画処理等から定められる鮮鋭度強調信号を発生させるためのぼけ信号の適正な大きさを、主走査、副走査方向独立して設定し、適正な鮮鋭度強調信号が得られる。

（本発明の原理）

実施例の説明に先立ち、本発明の原理を説明する。

一般に、鮮鋭度強調の演算式は、第 12 図や、A

ここで、デジタル・フィルタリング回路（例えば、第 1 図における回路 (3), (4)）によって作られるぼけ信号のマスクサイズの大きさは、量子化された画素単位でしか得られないため、主走査方向の画素の数を Nx (整数)、副走査方向の画素の数を Ny (整数) としたときの、各走査方向のマスクサイズ長さ α_x , α_y は、次の式で表せる。

$$\alpha_x = Lx \times Nx \quad (5)$$

$$\alpha_y = Ly \times Ny \quad (6)$$

マスクサイズ長さ α_x , α_y は、一般的に複数網目版スクリーン線数及び線画処理等によっても、最適なサイズが定まっている。

$$\alpha_x \text{ or } \alpha_y = f(p) \quad (7)$$

p : 网目版スクリーンピッチ長さ

f : 最適マスクサイズ長さ

ここで、重要なことは、ある倍率変換方法あるいは網目版スクリーンピッチあるいは線画複製に對して最適なマスクサイズを可変する必要があるということであり、本発明のいま 1 つの目的は、それに對処する方法を提供することにある。

一般的な解説度強調処理では、(5),(6)式で表された主、副走査方向のマスクサイズ長さ ℓ_x を、

$$\ell_x = Lx \times Nx = Ly \times Ny = \ell_y \quad (8)$$

のように、マスクサイズ長さ ℓ_x 、 ℓ_y を、互いに等しくなるように、画素数 Nx 、 Ny (整数) を定めることが好ましい。

しかし、すべての倍率において、適合する整数 Nx 、 Ny は求められないので、ここでは、次の制約を設定し、これを満たす整数 Nx 、 Ny を定めることとする。

$$h = \ell_y / \ell_x = (Ly \times Ny) / (Lx \times Nx) \quad (9)$$

$$h_1 \leq h \leq h_2 \quad (10)$$

h : 主走査方向マスクサイズ長さに対する

副走査マスクサイズ長さの比

h_1 : h の下限

h_2 : h の上限

ここで、 h_1 、 h_2 は、主走査マスクサイズ長さ ℓ_x に対する副走査マスクサイズ長さ ℓ_y の比の範囲を制限するものであり、主走査方向と副走査

従って、たとえば縦パターン原画入力で、 $Nx = Ny = 7$ としたときの解説度強調信号は、主走査方向と副走査方向とで輪郭部の信号波形が異なる。この様子を、第7図(b),(c)に示す。第7図(a)は縦パターン原画を示している。

それぞれの倍率について、主走査方向と副走査方向の解説度強調のマスクサイズが等しくなるように、倍率100%の時に、 $Nx = 7$ 、 $Ny = 7$ 倍率100%を基準とし、(9)、(10)式における $h_1 = 0.8$ 、 $h_2 = 1.25$ の制約のもとに、種々な倍率における主走査方向の画素数 Nx と、副走査方向の画素数 Ny を規定した一例を表1に示す。

ここで、 ℓ_x の範囲は各倍率範囲内で、 Nx 、 Ny を表1のように設定したときの、主走査マスクサイズ長さ ℓ_x に対する副走査マスクサイズ長さ ℓ_y の比 h の実際の値の範囲を示している。

先の例での倍率50%のときは、表1から $Nx = 11$ 、 $Ny = 5$ であるから、主走査マスクサイズ長さ ℓ_x 、副走査方向マスクサイズ長さ ℓ_y は、

$$\ell_x = Lx \times Nx = \frac{25.4}{375} \times 11 = 0.745(\text{mm})$$

方向のシャープネス効果の差が著しく目立たない値を定めるものである。

また(10)式の条件は、正方形のマスクサイズを設定する場合には、 h が1に最も近くなるような Nx 、 Ny の組合せを見つけることである。

例として、倍率 100%時主副走査方向の入出力分解能が 14.8 本/mm (375 本/inch) であるとき、解説度強調マスクサイズ長さを、入力解像度の 7 倍分が最適とした場合、

$$\frac{25.4}{375} \times 7 = 0.474(\text{mm}) \quad (11)$$

が主走査、副走査方向の解説度強調マスクサイズ長さとなる。

ここで、倍率が 50% のときは、入力の副走査方向の分解能の長さは、(4)式から

$$Ly = \frac{100}{50} \times \frac{1}{14.8} = 0.135(\text{mm})$$

となり、副走査方向のマスクサイズ長さ ℓ_y は、

$$\ell_y = Ny \times Ly = 7 \times 0.135 = 0.945(\text{mm}) \quad (12)$$

となる。

$$\ell_y = Ly \times Ny = 0.135 \times 5 = 0.675(\text{mm})$$

となり、主走査マスクサイズ長さ ℓ_x に対する、副走査マスクサイズ長さ ℓ_y の比 h は、

$$h = \frac{Ly \times Ny}{Lx \times Nx} = \frac{0.675}{0.745} = 0.91$$

となる。

ここでのマスクサイズ長さにおける縦パターン原画入力の解説度強調信号の波形を、第7図(d)、(e)に示す。

このように、マスクサイズテーブルに基づいて、任意の倍率範囲におけるマスクサイズに適合した、主、副走査方向の必要画素数 Nx 、 Ny を独立に設定することにより、解説度強調信号のかかる主副走査方向を、ほぼ同等にすることができる。

(以下余白)

(N=7基準)

倍率(%)の範囲	Nx	Ny	hの範囲
20~30	15	5	1.66~1.11
31~40	13	5	1.24~0.96
41~50	11	5	1.10~0.80
51~60	9	5	1.00~0.82
61~80	7	5	1.17~0.88
81~110	7	7	1.24~0.80
111~140	7	8	1.15~0.91
141~175	7	11	1.11~0.89
176~200	7	13	1.05~0.82
201~240	7	15	1.06~0.88
241~300	5	15	1.24~1.0

表1 (倍率100%時、Nx=7、Ny=7を基準とした各倍率におけるマスクサイズNx、Nyの設定例)

(実施例)

第1図は、表1のマスクサイズテーブルに示す各倍率範囲に適合した、主走査方向の画素数Nxと、副走査方向の画素数Nyを選択的に設定しうるようにして、本発明を実施する具体的な1実施例を示すものである。なお、A公報における重みづけは全て1として説明する。

画像信号(s_1)は、CCD式リニアアレイセンサ(1)から出力され、A/D変換器(2)を介して、副走査のアンシャープマスク処理回路(3)の主走査のラインメモリ(31)に入力される。

アンシャープマスク処理回路(3)は、主走査の走査線複数ライン分の画像信号を、主走査順位整列回路(32)と、マスクフィルタ回路(33)を介して同時に処理し、副走査方向に並ぶ複数画素の濃度情報から、ぼけた画像信号($U_{Y(ij)}$)を出力する。

副走査方向にぼけた画像信号($U_{Y(ij)}$)は、主走査方向のアンシャープマスク処理回路(4)における複数段のシフトレジスタ(41)へ入力する。

シフトレジスタ(41)は、各段パラレルにその保

持内容を出力して、マスクフィルタ回路(421)へ、そのパラレルデータを出力する。

マスクフィルタ回路(421)は、主走査方向に並ぶ複数画素の濃度情報から、ぼけた画像信号($U_{Y(ij)}$)を出力する。

ここでは、画像信号($U_{Y(ij)}$)とする処理が行なわれているため、主副、両走査方向に対してぼけたぼけ信号(アンシャープ信号)($U_{Y(ij)} = U_{X(ij)}$)となり、このぼけ信号($U_{Y(ij)}$)は、鮮鋭度強調回路(6)へ送られる。

副走査方向のアンシャープマスク処理回路(3)の主走査順位整列回路(32)の出力側中央ラインからは、注目する画素列からなる記録を要するシャープ画像信号($S_{(ij)}$)が取りだされ、このシャープ画像信号($S_{(ij)}$)は、遅延回路(5)を介して、鮮鋭度強調回路(6)へ送られる。

鮮鋭度強調回路(6)で処理された、鮮鋭度強調込みのシャープネス画像信号($S'_{(ij)}$)は、倍率変換回路(7)へ送られる。

倍率変換回路(7)には、所望倍率に応じた倍率

設定値(N)が与えられ、この倍率設定値(N)は、前述表1のマスクサイズテーブルに相当するデコーダ(8)にも入力し、このデコーダ(8)は、副走査並びに主走査のマスクフィルタ回路(33)(421)へ、画素数Ny、Nxを選択するマスクサイズ選択信号(N_x)(N_y)を送り出す。

倍率変換回路(7)において、主走査方向の画素間に引き、水増しされた画素信号(s_2)は、ドットジェネレータ(9)へ入力する。

ドットジェネレータ(9)は、従来のカラースキヤナと同様に、網目版画像を記録する。

第2図は、第1図における副走査方向のアンシャープマスク処理回路(3)の具体的な一例である。

主走査ラインメモリ(31)は、リニアアレイセンサ(1)の転送タイミングと同期して、1走査分の画像信号(s_1)を記憶する、複数の、例えば、15段のメモリブロック(M_1)(M_2)~(M_{15})を有し、各メモリブロック(M_1)(M_2)~(M_{15})は、デコーダ(34)と15進カウンタ(35)によって、書き込みのブロックが逐一的に選択される。

即ち、15進カウンタ(35)へ加わるリニアアレイセンサ(1)の走査開始パルス(Q)毎に、15進カウンタ(35)は、一番古いデータを記憶したメモリブロックを、書き込みエネーブルして、最も新しいデータをそれに書き込む。

號出し時には、アドレスカウンタ(36)によって、各メモリブロック(N_1)(N_2)~(N_{15})が同時にアドレス指定され、各號出しどとは、パラレルに副走査位置整列回路(32)へ入力する。

副走査位置整列回路(32)は、走査位置を最も新しいものから最も古いもの順に整列させる回路で、図面上部が最も新しいラインの出力を、最下部が最も古いラインの出力となっている。

副走査位置整列回路(32)の中央は、注目する箇所の出力端であり、ここに得られる注目する箇所を($S(ij)$)とすると、その箇所($S(ij)$)に対する副走査方向周辺箇所の相対番地*i*は、図示の如くなる。なお、*i*は副走査方向の絶対番地、*j*は主走査方向の絶対番地である。

副走査位置整列回路(32)の各出力は、注目する

箇所($S(ij)$)を中央にして、*i*に対する相対番地(-2)~(+2)までは、加算器(33a)へ入力し、その加算器(33a)の出力と、相対番地(-3)と(+3)は次段の加算器(33b)へ入力し、そして次々と各加算器(33a)~(33f)の出力は、各々の次段の加算器へ入力するとともに、後段の加算器は、前段の加算器に入力された番地の1番地両外側のものを順次に加算する。

各加算器(33a)~(33f)は、入力する各データを総和して、それぞれ出力を各除算器(37a)~(37f)へ送り、各除算器(37a)~(37f)は、総和されたデータ数に応じて入力データを除算し、加算平均をそれぞれ出力する。

各除算器(37a)~(37f)の各加算平均出力は、セレクタ(38)に入力し、このセレクタ(38)は、前記複製倍率の応じたマスクサイズテーブルのデコーダ(8)から得られる副走査方向のマスクサイズ選択信号(My)によって、択一的に制御される。このセレクタ(38)によって選択された副走査方向のアンシャープ箇所信号($Uy(ij)$)は、主走査方向のア

ンシャープ箇所信号($Ux(ij)$)へ送られる。

副走査位置整列回路(32)の中央からは、注目する箇所の鮮鋭度強調処理に必要なシャープ信号($S(ij)$)が取り出され、選延回路(5)へ入力する。

第3図は、第1図における主走査方向のアンシャープマスク処理回路(4)の具体的な例を示す図である。

副走査方向にばけたアンシャープ信号($Uy(ij)$)はシフトレジスタ(41)に入力される。シフトレジスタ(41)の中央の出力は、注目する箇所($S(ij)$)の副走査方向にばけたアンシャープ信号($Uy(ij)$)を出力し、その注目する箇所($S(ij)$)に対する主走査方向周辺箇所の相対番地*j*は、図示の如くなる。

シフトレジスタ(41)の各出力は、注目する箇所の副走査方向にばけたアンシャープ信号($Uy(ij)$)を中央にして、番地*j*に対する相対番地(-2)~(+2)までは、加算器(42a)へ入力し、その加算器(42a)の出力と相対番地(-3)と(+3)は、次段の加算器(42b)へ入力する。

そして各加算器(42a)~(42f)の出力は、それ

ぞれ次段の加算器へ入力するとともに、後段の加算器は、前段の加算器に入力された番地の1番地両外側のものを順次に加算する。

各加算器(42a)~(42f)の出力は、副走査のマスクフィルタ回路(331)と同様に、それぞれ除算器(43a)~(43f)によって、加算データ数で除算される。各除算器(43a)~(43f)の出力には、各加算器(42a)~(42f)にそれぞれ入力したデータの加算平均値が outputされ、その各出力は、セレクタ(44)へ入力する。

セレクタ(44)は、前記複製倍率に応じたマスクサイズテーブルのデコーダ(8)から得られる主走査方向のマスクサイズ選択信号(Nx)によって、択一的に制御され、このセレクタ(44)によって選択された除算器(43a)~(43f)が outputするいずれか1つのアンシャープ信号($Uxy(ij)$)($=Ux(ij)$)は、鮮鋭度調節回路(6)へ送られる。

選延回路(5)は、シフトレジスタ(41)の中央に、注目する箇所($S(ij)$)がシフトされてくるタイミングを合わせるもので、実施例では、8段のシフ

トレジスタを用いている。

第4図は、鮮鋭度強調回路(6)の具体例を示すもので、第(1)式の演算を行なう。

鮮鋭度強調回路(6)は、減算器(61)と乗算器(62)と、加算器(63)からなり、出力にシャープネス画像信号(S'(1j))を得る。なお、この回路は、A公報にも開示されている。

シャープネス画像信号(S'(1j))は、倍率変換回路(7)により、その倍率変換方法に従って、複数倍率に応じて、主走査方向に対して間引き水増しを行なわれ、間引き水増し手段を行う際に、シャープネス画像信号(S'(1j))をなめらかにすることの補間処理が付け加えられる。

第5図は、主走査方向の倍率変換回路(7)の例を示すもので、倍率変換用主走査ラインメモリ(71)に鮮鋭度強調回路(6)から出力されたシャープネス画像信号(S'(1j))を記憶し、倍率に応じて、ラインメモリ(71)内にデータを読み出し、縮小倍率では間引き読み出しが、又は読み出したデータ複数を加算平均して、1つの間引きデータとする

か、最大倍率では、重複読み出して用いるかを、アドレス設定するアドレス制御回路(73)をもち選ばれたシャープネス画像信号(S'(1j))からのいくつかのデータを補間して画像データを作成する補間回路(72)を通って、ドットジェネレータ(9)へ入力される。

倍率に応じての間引き水増しデータをなめらかにする補間回路は、本発明の主旨でないので記述しない。

(他の実施例)

第8図及び第9図は、第2図及び第3図に示したものとは異なる実施例を示す。

第8図及び第9図は、第2図及び第3図における加算器(33a)～(33f),(42a)～(42f)の入力信号である原位置列信号(32)の出力又はシフトレジスタ(41)の出力を、直接加算するようにしたものである。

第10図及び第11図は、第2図及び第3図に示したものとのさらに他の実施例を示す。

スイッチング回路(81)(82)により、加算数を制

御し、加算数に応じて結果数を、Nx, Nyにより除算器(37)(43)に設定してもよい。

また、A公報に開示されているように、加算器(33)(42)の入力それぞれに重みづけをし、重みづけに応じた結果を除算器(37)(43)に行わせてもよい。

重みづけを全て1として、「他の実施例」において詳しく説明した。

以上述べてきたように、画像処理装置において、倍率変換方法が、入力主走査分解能一定、入力副走査分解能が、倍率に応じて変わる場合に生じる原画面上での主走査方向と副走査方向の寸法の異なる1画素から得られる画像情報をもとに、鮮鋭度強調処理を行う場合、鮮鋭度強調処理に必要なぼけ信号を得るマスクサイズ長さを、従来の主走査方向の分解能が固定として、鮮鋭度強調を行う場合の欠点(第7図(b),(c))を明らかにした。ここでは、ぼけ信号を得るために、主走査方向と副走査方向のマスクサイズ長さを独立に設定する方法を示した(第7図(d)(e))。

さらに、本方法によると、画像処理装置において、複数物の要求される目的に応じて、たとえば、網目版処理におけるスクリーン線数に対して、ぼけ信号のマスクサイズ長さを、主走査副走査方向に対して独立に設定することにより、スクリーン線数に適合した最適な鮮鋭度強調処理が実現される。

複数物が線画である場合は、特に強調したい原画面上での分解能に応じて、主走査副走査方向独立にマスクサイズ長さを設定することにより、最適な鮮鋭度強調処理を行うことができる。

従って、本方法を用いることによって、自由度の高い複数物に対応した鮮鋭度強調処理が行える。
(本発明の効果)

以上の如く本発明は、鮮鋭度強調におけるぼけ画像情報の主走査方向と、副走査方向のマスクサイズを、独立して別々に、かつ相互干渉することなく設定可能としたため、不均一な入力画素配列を生じる画像処理装置において、均一な鮮鋭度強調処理を施すことを可能とし、従って、良質な画

像を得ることができる。

さらに、原画走査並びに記録走査の画像走査方式、もしくは、倍率変換処理の前後関係等に拘わりなく、本発明によれば、読度強調処理を、ハーデウエアの構成上、ぼけ信号を自由に設定できるため、複数の要求される画像に応じた使用が可能であり、さまざまな画像処理目的に対して有効である。

4. 図面の簡単な説明

第1図は、本発明の第1実施例を示すブロック図。

第2図は、第1図における副走査方向のアンシャープマスク処理回路の具体的な例を示すブロック図。

第3図は、第1図における主走査方向のアンシャープマスク処理回路の具体的な例を示すブロック図。

第4図は、第1図における鮮鋭度強調回路の一例を示すブロック図。

第5図は、第1図における倍率変換回路の具

体を示すブロック図。

第6図は、原画側の副走査方向の可変によって生じる分解能の変化の一例を倍率対応で示す画素の配置図。

第7図は、倍率50%における固定アンシャープマスクサイズ、可変アンシャープマスクサイズを説明する図。

第8図及び第9図は、第2図及び第3図に示したものとは異なる実施例の図。

第10図及び第11図は、本発明の第2図及び第3図に示したものとは異なる実施例の図。

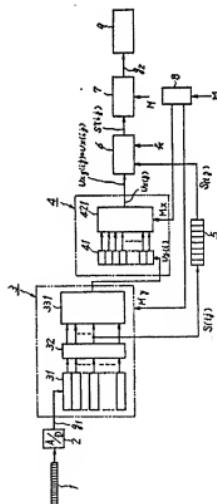
第12図は、従来の手段を説明するための図である。

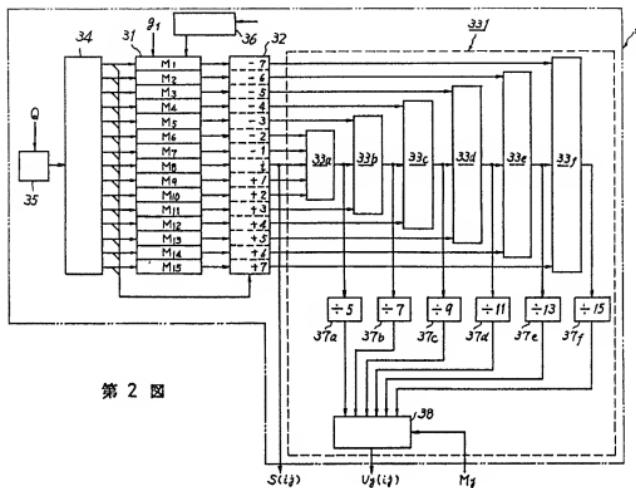
(1) リニアレイセンサ	(2) I/D変換器
(3) 副走査方向のアンシャープマスク処理回路	
(4) 主走査方向のアンシャープマスク処理回路	
(5) 運延回路	(6) 鮮鋭度強調回路
(7) 倍率変換回路	(8) デコーダ
(9) ドットジェネレータ	(31) 主走査ラインメモリ
(32) 副走査順列回路	(33) マスクフィルタ回路

(33a)～(33f)加算器	(34) デコーダ
(35) 15進カウンタ	(36) アドレスカウンタ
(37a)～(37f)除算器	(38) セレクタ
(39) 置き付づけ器	(41) シフトレジスタ
(42) マスクフィルタ回路	(42) 加算器
(43) 累算回路	(44) セレクタ
(45) 置きづけ器	(51) 減算器
(52) 累算器	(53) 加算器
(71) ラインメモリ	(72) 運算回路
(73) アドレス制御回路	(81) (82) スイッチング回路

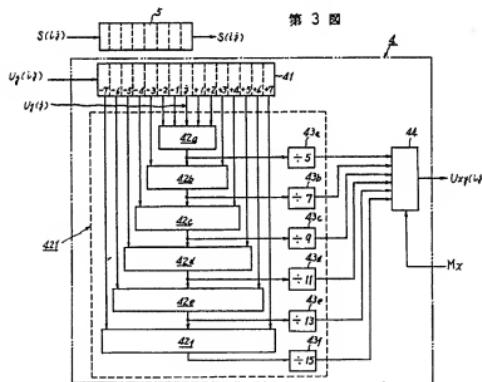
特許出願人代理人 井上士 竹 沢 荘

図
一
版



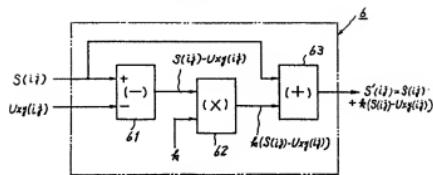


第2図

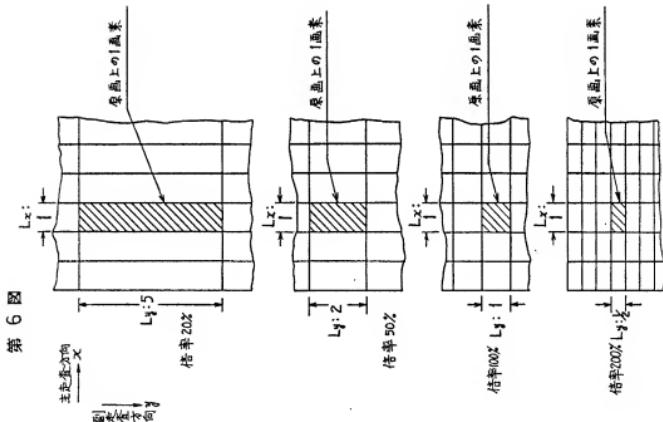
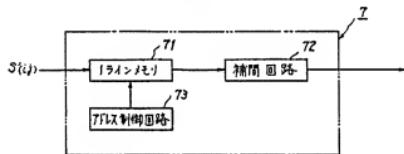


第3図

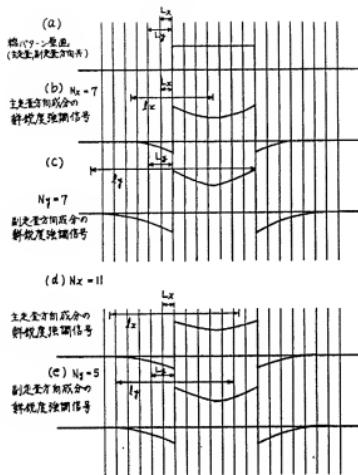
第4図



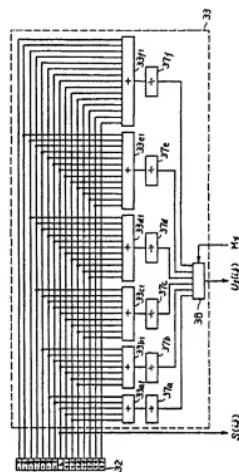
第5図



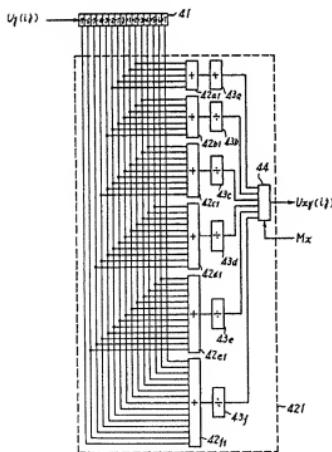
第7図



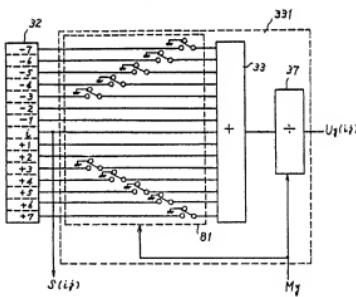
図



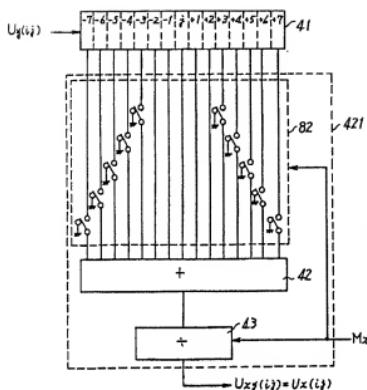
第9図



第10図



第 11 図



第 12 図

